

ABSTRAK

Perkembangan teknologi saat ini telah menuju suatu kemajuan yang cukup signifikan, terutama pada teknologi komunikasi digital. Dalam perkembangan tersebut dibutuhkan suatu system modulasi yang baik sehingga sinyal informasi yang dikirimkan dapat di terima dengan baik oleh receiver. Pada kenyataannya, modulator harus dapat memenuhi kriteria fisik, kegunaan, dan biaya yang relatif murah

Untuk dapat memenuhi kebutuhan akan kriteria kriteria di atas dapat digunakan suatu teknik yaitu DDS (Direct Digital Synthesis), yang dapat digunakan sebagai pensistesis sinyal. Metoda DDS ini mempunyai prinsip yaitu menyimpan sejumlah sampel diskrit amplitudo dari suatu sinyal dan kemudian dikeluarkan secara berurutan sesuai dengan skala kenaikan fasa. Skala kenaikan fasa ini kemudian akan menentukan besarnya frekuensi sinyal yang dikeluarkan.

Dari hasil percobaan dan pengamatan yang telah dilakukan, diperoleh bahwa modulator digital dengan metoda DDS ini dapat bekerja dengan baik, bentuk sinyal hasil modulasi masih bagus untuk laju data informasi lebih kecil dari 2400bps, untuk laju data informasi diatas 2400bps menghasilkan sinyal keluaran yang tidak sesuai dengan sinyal modulasi..

ABSTRACT

The technological growth in this time have gone to a quite significant progress especially in digital communication technology. In that development, it's needed a good modulation system so that the information signal which sent with carrier signal, can receive by receiver completely, In fact Modulator Digital have to fulfill the physical, functionality and low cost criteria.

To fulfill those criteria, we can use DDS (Direct Digital Synthesis) method, which can be used as a signal synthesizer. The DDS method has a principle that store a number of discrete amplitude sample in sequence due to the phase increment scale. Furthermore, the phase increment scale will determine the frequency of the output signal.

From the experiment and observation that already done. Based on the theory, the modulator using DDS method have been worked properly. To get a good modulation, the maximum information bit rate about 2400bps, more than 2400bps, the output can't get the signal which appropriate with the modulation signal .

DAFTAR ISI

ABSTRAK	i
ABSTRACT	ii
KATA PENGANTAR	iii
DAFTAR ISI	v
DAFTAR GAMBAR	ix
DAFTAR TABEL	xi
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Identifikasi Masalah	1
1.3 Tujuan	1
1.4 Pembatasan Masalah	2
1.5 Spesifikasi Alat	2
1.6 Sistematika Penulisan	2
BAB II TEORI PENUNJANG.....	4
2.1 Modulasi Digital	4
2.1.1 Binary Amplitude Shift Keying (BASK).....	4
2.1.2 Binary Frequency Shift Keying (BFSK).....	6
2.1.3 Binary Phase Shift Keying (BPSK).....	8
2.2 Modulator Digital dengan Metode DDS.....	9
2.2.1 Akumulator Fasa (<i>Phase Accumulator</i>).....	11
2.2.2 ROM Sinus	13
2.2.3 Digital to Analog Converter (DAC)	14
2.2.4 Low Pass Filter (LPF).....	15
2.3 Mikrokontroler AT89C52	19
2.3.1 Pemisahan Memori dan Program Memori Data	22
2.3.1.1 Program Memori	23
2.3.1.2 Data memori	24
2.3.2 Mode Pengalamatan	26

	2.3.2.1 Pengalamatan Langsung (<i>Direct Addressing</i>).....	26
	2.3.2.2 Pengalamatan Tak Langsung (<i>Indirect Addressing</i>)	26
	2.3.2.3 Intruksi instruksi Register (<i>Register Instruction</i>)	27
	2.3.2.4 Instruksi instruksi Register Khusus (<i>Register Spesifik Instruction</i>).....	27
	2.3.2.5 Konstanta Segera (<i>Immediate Constants</i>)	27
	2.3.2.6 Pengalamatan terindeks (<i>Indexed Addressing</i>).....	27
BAB III	PERANCANGAN DAN REALISASI ALAT.....	28
	3.1 Rangkaian Saklar Pemilih Jenis Modulasi	28
	3.2 Rangkaian LCD	29
	3.3 Rangkaian Mikrokontroler	29
	3.4 ROM Sinus	30
	3.5 Rangkaian DAC (Digital to Analog Converter)	31
	3.6 Rangkaian Low Pass Filter	32
	3.7 Perancangan Perangkat Lunak (Software)	33
	3.7.1 Subrutin BASK	35
	3.7.2 Subrutin BFSK	35
	3.7.3 Subrutin BPSK	35
BAB IV	PENGUKURAN DAN PENGAMATAN	36
	4.1 Pengukuran Keluaran Akumulator pada Mikrokontroler	36
	4.2 Pengukuran Linearitas DAC (Digital to Analog Converter)	39
	4.3 Pengukuran Respon Frekuensi dari Low Pass Filter (LPF)	40
	4.4 Hasil Keluaran Sinyal Modulasi	42
	4.5 Analisis	43
BAB V	KESIMPULAN DAN SARAN	
	5.1 Kesimpulan	44

5.2	Saran	44
DAFTAR PUSTAKA		45
LAMPIRAN A		
•	Foto Rangkaian Modulator Digital	A-1
LAMPIRAN B		
•	Foto Sinyal	B-1
LAMPIRAN C		
•	Data ROM Sinus	C-1
LAMPIRAN D		
•	Keluaran 8 bit bawah untuk input 1 modulasi BASK.....	D-1
•	Keluaran 8 bit bawah untuk input 0 modulasi BASK	D-2
•	Keluaran 8 bit bawah untuk input 1 modulasi BFSK	D-3
•	Keluaran 8 bit bawah untuk input 0 modulasi BFSK	D-4
•	Keluaran 8 bit bawah untuk input 1 modulasi BPSK	D-5
•	Keluaran 8 bit bawah untuk input 0 modulasi BPSK	D-6
•	Keluaran ROM Sinus untuk input 1 modulasi BASK	D-7.
•	Keluaran ROM Sinus untuk input 0 modulasi BASK	D-8.
•	Keluaran ROM Sinus untuk input 1 modulasi BFSK	D-9
•	Keluaran ROM Sinus untuk input 0 modulasi BFSK	D-10.
•	Keluaran ROM Sinus untuk input 1 modulasi BPSK	D-11.
•	Keluaran ROM Sinus untuk input 0 modulasi BPSK	D-12
•	Pengukuran Linearitas DAC	D-13
•	Pengukuran Karakteristik Frekuensi Low Pass Filter	D-14.

LAMPIRAN E

- Skema Rangkaian Modulator DigitalE-1

LAMPIRAN F

- Flowchart UtamaF-1.
- Subrutin BASKF-2
- Subrutin BFSKF-3
- Subrutin BPSKF-4
- Subrutin Sinus_1xF-5
- Subrutin Sinus_2xF-6
- Subrutin Anti_SinusF-7
- Subrutin No_SinusF-8

LAMPIRAN G

- Listing ProgramG-1

LAMPIRAN H

- Datasheet komponenH-1

DAFTAR GAMBAR

Gambar 2.1 Modulator BASK OOK (a) Bentuk Gelombang OOK (b)Metode Pembangkit Sinyal OOK , (c) Spektrum Rapat Daya Sinyal OOK.....	5
Gambar 2.2 Modulasi BFSK (a) Bentuk Gelombang BFSK , (b) Metode Pembangkit Sinyal Gelombang BFSK, (c) Spektrum Rapat Daya Sinyal BFSK	6
Gambar 2.3 Spektrum Rapat Daya Sinyal FSK.....	7
Gambar 2.4 Modulasi BPSK (a) Bentuk Gelombang BPSK, (b) Metoda Pembangkit Sinyal BPSK , (c) Spektrum Rapat Daya Sinyal BPSK	8
Gambar 2.5 Diagram Blok Modulator Digital BASK, BFSK atau BPSK Dengan Metode DDS.....	9
Gambar 2.6 Rangkaian Modulator Dengan Metode DDS	10
Gambar 2.7 Sampel Diskrit Amplitudo Satu Periode Gelombang Sinusoidal.....	11
Gambar 2.8 Rangkaian Dasar Pembentukan Akumulator	12
Gambar 2.9 Proses Arimatik Akumulator dan Pengalamatan Memori Dengan Tingkat Kenaikan Fasa 1.....	13
Gambar 2.10 Isi Memori ROM Sinus (a) Isi ROM Sinus dengan resolusi fasa 3-bit, (b)Gelombang Yang Dihasilkan Dengan Kenaikan Fasa $360/8$, (c)Gelombang Yang Dihasilkan Dengan Kenaikan Fasa $(2 \times 360)/8$	14
Gambar 2.11 Ladder R-2R DAC.....	15
Gambar 2.12 Perbandingan Respon Fasa Dari Filter Low Pass	16
Gambar 2.13 Bentuk Umum Rangkaian Sallen-Key	17
Gambar 2.14 Bentuk Rangkaian Sallen-Key Untuk Low Pass	17
Gambar 2.15. Diagram Blok Mikrokontroler AT89C52	19
Gambar 2.16 Konfigurasi pin AT89C52.....	20
Gambar 2.17 Struktur Memori AT89C52.....	22
Gambar 2.18 Program Memori	23
Gambar 2.19 Data Memori Internal.....	24
Gambar 2.20 Lower 128 Dari RAM Internal	24
Gambar 2.21 Upper 128 dari RAM Internal	25
Gambar 2.22 Ruang <i>Special Function Register</i>	26

Gambar 3.1 Diagram blok Modulator Digital dengan Metoda DDS	28
Gambar 3.2 Rangkaian Saklar Pemilih Jenis Modulasi	29
Gambar 3.3 Rangkaian LCD	29
Gambar 3.4 Penggunaan Pin Mikrokontroler AT89C52	30
Gambar 3.5 Rangkaian DAC	31
Gambar 3.6 Rangkaian <i>Sallen-Key</i> Untuk Low Pass Filter Dengan Orde 2	32
Gambar 3.7 Rangkaian <i>Low Pass Filter</i> Tipe Bessel Orde 8	33
Gambar 3.8 Flowchart Utama Modulator Digital	34
Gambar 4.1 Blok Blok Pengukuran.....	36
Gambar 4.2 Grafik Perbandingan Input dan Output DAC	39
Gambar 4.3 Kurva Karakteristik Dari LPF.....	41
Gambar 4.4 Sinyal Dengan Input 300bps.....	41
Gambar 4.5 Sinyal Dengan Input 2400bps.....	42

DAFTAR TABEL

Tabel 2.1 Parameter Desain Filter Sallen-Key ntuk Bessel	18
Tabel 2.2 Fungsi Pengganti dari Port 3	22
Tabel 3.1 Nilai Nilai Komponen <i>Low Pass Filter</i>	33
Tabel 4.1 Keluaran 8 bit alamat bawah ROM Sinus untuk BASK Bit 1	37
Tabel 4.2 Keluaran 8 bit Alamat Bawah ROM Sinus untuk BASK bit 0	37
Tabel 4.3 Keluaran 8 bit Alamat Bawah ROM Sinus untuk BFSK bit 1	37
Tabel 4.4 Keluaran 8 bit Alamat Bawah ROM Sinus untuk BFSK bit 0	38
Tabel 4.5 Keluaran 8 bit Alamat Bawah ROM Sinus untuk BPSK bit 1	38
Tabel 4.6 Keluaran 8 bit Alamat Bawah ROM Sinus untuk BPSK bit 0	38
Tabel 4.7 Pengujian Linearitas DAC	39
Tabel 4.8 Pengukuran Karakteristik LPF	40